PATENT ABSTRACTS OF JAPAN

(11)Publication number:

10-138484

(43) Date of publication of application: 26.05.1998

(51)Int.Cl.

B41J 2/05

B41J 2/01

(21)Application number : **08-300417**

(71)Applicant: CANON INC

(22) Date of filing:

12.11.1996

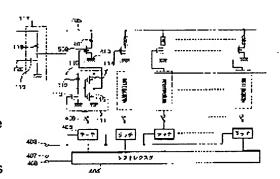
(72)Inventor: WATANABE HIDENORI

(54) RECORDING HEAD AND RECORDING APPARATUS USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a recording head normally operated even when characteristics of an MOS transistor are changed by the irregularity of a process producing an ink jet type recording head employing the MOS transistor in a drive circuit and a recording apparatus using the same.

SOLUTION: Even when a length (L) of the gates of nMOS transistors 502 for driving heaters 401 is different from a planned value according to a semiconductor manufacturing process and the driving force of them is changed, gate voltages (VG) of the nMOS transistors 502 are controlled by a level shift circuit 117 to suppress fluctuations of the drain current thereof. Concretely, when the gate length (L) becomes shorter than the planned value, gate voltage is lowered and, when the gate length (L) becomes longer than the planned value, gate voltage is made high.



LEGAL STATUS

[Date of request for examination]

17.12.1999

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3327791

[Date of registration]

12.07.2002

[Number of appeal against examiner's decision of rejection]

ejectionj

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出頭公開發号

特開平10-138484

(43)公開日 平成10年(1998)5月26日

(51) Int.CL.6		織別記号	ΡI		
B41J	2/05		В41Ј	3/04	103B
	2/01				1012

審査請求 未請求 請求項の数14 OL (全 12 頁)

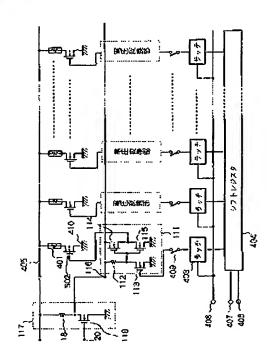
(21)山泉番号	特顯平3 - 300417	(71)
(22)出版日	平成8年(1996)11月12日	東京都大田区下丸子3丁目30番2号
		(72) 発明者 渡辺 秀則 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人 弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 記録ヘッド及びその記録ヘッドを用いた記録装置

(57)【要約】

【課題】 MOSトランジスタを駆動回路に採用したインクジェット方式の記録へッドにおいて、その製造プロセスのバラツキによってMOSトランジスタの特性が変化しても正常に動作する記録へッド及びその記録へッドを用いた記録装置を提供する。

【解決手段】 ヒータ401を駆動するnMOSトランジスタ502のゲート長(し)が半導体製造プロセスによって設計値と異なりその駆動力が変動しても、レベルシフト回路117によってnMOSトランジスタ502のゲート電圧(VC)を制御することにより、そのドレイン電流の変動を卸止する。具体的には、ゲート長(し)が設計値より短くなった場合にはゲート電圧を低くし、一方、ゲート長(し)が設計値より長くなった場合にはゲート電圧を高くする。



特闘平10-138484

(2)

【特許請求の範囲】

【請求項1】 ヒータと.

前記ヒータを駆動するMOSトランジスタと、

前記MOSトランジスタを駆動する論理回路と、

前記論理回路から出力される信号の電圧振幅をさらに高い電圧振幅に変換して前記MOSトランジスタのゲート 電極に印加する電圧変換部と、

1

前記MOSトランジスタの特性ばらつきを精正する精正 回路とを有することを特徴とする記録ヘッド。

【記求項2】 半導体製造プロセスにおける前記MOSトランジスタのゲート長の変動が、前記特性ばらつきの要因に含まれることを特徴とする請求項1に記載の記録へッド。

【詰求項3】 前記舗正回路は、前記ゲート長の変動に よる特性はらつきを論慎するように前記MOSトランジ スタのゲート電圧を制御することにより、前記MOSト ランジスタのドレイン電流の変動を抑止することを特徴 とする請求項2に記載の記録ヘッド。

【語求項4】 前記簿正回路は、前記ゲート長が半導体 製造プロセスのばらつきによって設計値より短くなった 20 場合には前記ゲート電圧を低くし、一方、前記ゲート長 が設計値より長くなった場合には前記ゲート電圧を高く することを特徴とする請求項3に記載の記録ヘッド。

【請求項5】 前記ヒータに第1の電圧を印加する第1 の電源供給ラインと、

前記論理回路に第2の弯圧を印加する第2の弯旋供給ラインと、

前記電源変換部に第3の電圧を印加する第3の電源供給 ラインとをさらに有することを特徴とする請求項1に記 載の記録ヘッド。

【請求項6】 前記簿正回路は、第1の抵抗と、前記第 1の抵抗に接続された第1のnMOSトランジスタを含むことを特徴とする請求項5に記載の記録ヘッド。

【請求項7】 前記第1の抵抗はポリシリコン抵抗であることを特徴とする請求項6に記載の記録ヘッド。

【語求項8】 前記第1の抵抗の一端が前記第1の電源 供給ラインに、前記第1の抵抗の他端と前記第1のnM OSトランジスタのドレインとの接続点が前記第3の電 源供給ラインに、前記第1のnMOSトランジスタのソ ースが接地接続されていることを特徴とする請求項6に 記載の記録ヘッド。

【請求項9】 第2のnMOSトランジスタと、前記第 2のnMOSトランジスタのソースと接地との間に接続 される第2の抵抗とで構成されるソースフォロワ回路を さらに有し、

前記第2のnMOSトランジスタのドレインが前記算! の電源供給ラインに、前記第1の抵抗の他繼と前記算! のnMOSトランジスタのドレインとの接続点が前記算 2のnMOSトランジスタのゲートに、前記第2のnM OSトランジスタのゲートに、前記第2のnM

が前記第3の電源供給ラインに接続されることを特徴と する語求項7に記載の記録ヘッド。

【請求項10】 前記論理回路及び電圧変換部は、CM OSプロセスによって形成される回路であることを特徴とする請求項1に記載の記録ヘッド。

【請求項11】 前記論理回路及び電圧変換部は、nM OSプロセスによって形成される回路であることを特徴 とする請求項1に記載の記録ヘッド。

【請求項12】 前記記録ヘッドは、インクを吐出して 記録を行うインクジェット記録ヘッドであることを特徴 とする請求項1に記載の記録ヘッド。

【請求項13】 前記記録ヘッドは、熱エネルギーを利用してインクを吐出する記録ヘッドであって、インクに与える熱エネルギーを発生するための熱エネルギー変換体を備えていることを特徴とする請求項1に記載の記録ヘッド。

【詰求項14】 請求項1に記載の記録へっドを用いた 記録装置。

【発明の詳細な説明】

[0001]

【発明の属する利用分野】本発明は記録ヘッド及びその 記録ヘッドを用いた記録装置に関し、特に、インクジェット方式に従ってインクを吐出して記録媒体に記録を行 う記録ヘッド及びその記録ヘッドに用いる記録装置に関 する。

[0002]

30

【従来の技術】従来のインクジェット方式に従う記録装置に搭載される記録ヘッドは、図6に示すような回路構成をしていた。とのような記録ヘッドの電気熱変換素子(ヒータ)とその駆動回路は、例えば、特闘平5-185594号に示されているように半導体プロセス技術を用いて同一基板上に形成されている。

【0003】図6において、401は熱エネルギーを発 生する為の電気熱変換素子(ヒータ)、402はヒータ 4.01に所望の電流を供給する為のパワートランジス タ、404は各ヒータ401に電流を供給し記録ヘッド のノズルからインクを吐出するか否かの画像データを一 時的に格納するシフトレジスタ、406はヒータ401 をON/OFFさせる画像データ(DATA)をシリア 40 ルに入力する画像データ入力繼子、407はシフトレジ スタ404に設けられた転送クロック(CLK)を入力 する入力總子、403は各ヒータ401に対する画像デ ータ(DATA)を各ヒータごとに記憶保持する為のラ ッチ回路、408はラッチ回路403にラッチのタイミ ング信号(LT)を入力するラッチ信号入力端子、40 9はヒータ401に電流を流すタイミングを決定するス イッチ、405はヒータに所定の電圧を印加し電流を供 給する為の電源ライン、410はヒータ401及びパワ ートランジスタ402を流れた電流が流れ込むGNDラ

http://www4.ipdl.ncipi.go.jp/tjcontenttrns.ipdl?N0000=21&N0400=image/gif&N0401=/NSAPITMP/...

11/3/2006

(3)

【0004】また、シフトレジスタ404に格納される 画像データビット数とパワートランジスタ402の数と ヒータ401の数とは同じである。

3

【①①①5】図7は、図6に示した記録ヘッドの駆動回 路を駆動する為の各種信号のタイミングチャートである。

【0006】次に、図7を参照して図6に示した記録へッドの駆動回路の動作について説明する。転送クロック入力端子407にはシフトレジスタ404に格納される画像データのビット数分の転送クロック(CLK)が入 10力される。ここでは、シフトレジスタ404へのデータ転送が転送クロック(CLK)の立ち上がりのタイミングに同期して行われるものとし、各ヒータ401をON/OFFさせるための画像データ(DATA)が画像データ入力端子406から入力される。

【0007】とこで、シフトレジスタ404に格納される画像データのピット数とピータ401及び電流駆動用のパワートランジスタ402の数とは同じであるから、ピータ401の数の分だけ転送クロック(CLK)のパルスを入力して画像データ(DATA)をシフトレジス 20タ404に転送した後、ラッチ信号入力端子408にラッチ信号(LT)を与えて各ピータ401に対応した画像データをラッチ回路403に保持する。

【0008】との後、スイッチ409を適当な時間「ON"にすれば、スイッチ409がON状態となっているその長さに応じてパワートランジスタ402及びヒータ401に電源ライン405を通って電流がながれ、その電流は再びGNDライン410へ流れ込む。この時、ヒータ401はインクを吐出するために必要な熱を発生し、画像データ(DATA)に見合ったインクが記録へッドのノズルから吐出される。

【0009】以上、述べたような構成は、従来より知られているものであるが、更にこの改良型として図8に示すような構成の記録へっドも提案されている。

【0010】図8において、502はヒータに所望の電流を供給するためのパワートランジスタとして動作するnMOS電界効果トランジスタ(FET)である。このように、MOSトランジスタをパワートランジスタに用いた場合は、図8に示すように、スイッチ409とパワートランジスタ502との間に電圧変換部511を設け、ラッチ403から出力されるデジタル信号の電圧振幅をさらに高い電圧振幅に変換してパワートランジスタ502のゲートに印加し、パワートランジスタの駆動力を増大させるととが望ましい。このようにパワートランジタの駆動力を増大させるととが重ましい。このようにパワートランジタの駆動力を増大させるととが重ましい。このようにパワートランジタの駆動力を増大させるととが重ましい。このようにパワートランジスタが占有する面積を小さくすることがで

I DS= $(W/L) \cdot \mu n \cdot Cox[(VG-VTH) \cdot VDS-(1/2) VDS^{1}] \cdots (1)$

ここで、W:ゲート幅、L:ゲート長、μn:電子移動度、Cox:ゲート酸化膜厚、VG:ゲート電圧、VTH: 四級電圧できる

【0016】また、nMOSトランジスタの特性を変動 させる要因の中で、ゲート長(L)のプロセスバラッキ に ヒュスロボベス・チェンと 5-4/5mとわずいエーのコンド

* き、これによって回路全体の小型化に貢献する。また、 図8において、512は電圧変換部511に電圧を印加 する為の電源ラインである。

【0011】この回路構成を図6のそれと比較すると、図6に示した構成ではパワートランジスタとしてダーリントン接続されたNPNトランジスタが用いられている。このような構成のもとでは、通常シフトレジスタやラッチなどの論理回路にはCMOSゲートが使われ、これと同時にNPNトランジスタを形成するために、BIICMOSプロセスが用いられていた。しかし、BIICMOSプロセスが用いられていた。しかし、BIICMOSプロセスはその工程に要するマスク枚数が多く、高価であるという欠点を持っている。そこで、図8に示すように、NPNトランジスタの代わりにmMOSトランジスタを用いることにより、論理回路と同様のプロセス(CMOSプロセス)を用いてパワートランジスタも形成できるため比較的安いコストで記録へッドの製造が可能となる。

[0012]

【発明が解決しようとする課題】しかしながら上記従来例で示したようなMOSトランジスタをパワートランジスタとして用いた記録へッドでは、製造プロセスのバラッキによって記録へッドが所望の動作をしなくなるという問題点があった。この点を図りに示すnMOSトランジスタの電流・電圧特性図を参照して説明する。図りには、nMOSトランジスタの静特性と、記録へッドのヒータの抵抗による負荷線が示してある。

【0013】さて、図8に示すような記録へっ下が記録 装置に搭載され、記録動作を実行しインクを吐出する 時、nMOSトランジスタが動作状態となり、ヒータに 電流がながれる。この時、nMOSトランジスタのドレ インソース間にかかる電圧(Vop)及びドレインソース 間をながれる電流(Iop)は夫々、図9に示したよう に、nMOSの静特性の曲線と、ヒータ抵抗による負荷 被との交点(動作点)となる。ヒータに印加する電圧を VHとした場合、インク吐出時にヒータによって生じる エネルギーは、(VH-Vop)× Iopとなる。

【①①14】一方、インクジェット方式に従う記録へっドでは、電気熱交換効率を上げるためインク吐出時のドレインソース間電圧(Vop)は、小さい値であることが望まれる。そのため、 nMOSトランジスタの動作点では、nMOSトランジスタは3極管領域で動作するよう設計することが望ましい。この時のドレイン電流(10S)とドレインソース間電圧(Vos)の関係は、式(1)のように表せる。

[0015]

http://www4.ipdl.ncipi.go.jp/tjcontenttrns.ipdl?N0000=21&N0400=image/gif&N0401=/NSAPITMP/... 11

11/3/2006

(4)

>

ゲート長(L) が3≦LのnMOSトランジスタを製造する場合、その製造に用いるアライナにはミラープロジェクションアライナ(MPA)を用いるのが一般的であるが、設計値(L6)に対して最大±1.0μmのプロセスバラツキが生じる可能性がある。

【①①17】式(1)から明らかなように、ゲート長(し)はドレイン電流(IDS)と反比例の関係にあり、また設計値(し0)に対するプロセスバラツキによる寸法変化の割合が大きいため、nMOSトランジスタの静特性は大きな影響を受ける。図9にはゲート長(し)が 10設計値(LG)より大きくなった場合の静特性を破線で、設計値より小さくなった場合の静特性を点線で示している。

【①①18】このような特性変化によれば、ゲート長(し)が設計値(しつ)より大きくなった場合(し>しの)は、nMOSトランジスタのヒータに印加される電圧。及びヒータに流れるながれる電流がともに小さくなり。ヒータから発生するエネルギーは減少する。辺にゲート長(し)が設計値(しつ)より小さくなった場合(しくしつ)、nMOSトランジスタの駆動力が向上し、ヒータに印加される電圧及びヒータにながれる電流は共に大きくなり、ヒータから発生するエネルギーは増大する。

【①①19】従って、ヒータから生じるエネルギーが設計値よりも小さくなると、インクが吐出しないという問題が生じ、逆にヒータから生じるエネルギーが設計値よりも大きいと、インクがヒータ上にとげついたり、ヒータの寿命が低下するという問題が生じる。このように、記録ヘッドの製造プロセスのバラツキによりnMOSトランジスタの駆動力が変化し、その結果、記録ヘッドの記録動作やその寿命に大きな影響を与える。

【①①20】本発明は、MOSトランジスタを駆動回路に採用したインクジェット方式の記録ヘッドにおいて、その製造プロセスのバラツキによってMOSトランジスタの特性が変化しても正常に動作する記録ヘッド及びその記録ヘッドを用いた記録装置を提供することを目的としている。

[0021]

【課題を解決するための手段】上記目的を達成するために本発明の記録へッドは、以下のような構成からなる。 【①①22】即ち、ヒータと、前記ヒータを駆動するM OSトランジスタと、前記MOSトランジスタを駆動する論理回路と、前記論理回路から出力される信号の弯圧 振帽をさらに高い弯圧振帽に変換して前記MOSトランジスタのゲート電極に印削する弯圧変換部と、前記MOSトランジスタの特性ばらつきを補正する補正回路とを有することを特徴とする記録へッドを備える。

【0023】ことで、半導体製造プロセスにおけるMO Sトランジスタのゲート長の変動が、特性はちつきの要 PICをまれて、エーナーはICPCは、2015年150元 50 動による特性ばらつきを補償するようにMOSトランジスタのゲート電圧を制御することにより、MOSトランジスタのドレイン電流の変動を抑止する。具体的には、そのゲート長が半導体製造プロセスのばらつきによって設計値より短くなった場合にはゲート電圧を低くし、一方、そのゲート長が設計値より長くなった場合にはゲート電圧を高くするよう制御する。

【りり24】さらに、記録ヘッドには、ヒータに第1の 医圧を印加する第1の医療供給ラインと、論理回路に第 2の電圧を印加する第2の電源供給ラインと、電源変換 部に第3の電圧を印加する第3の電源供給ラインとを有 しており、また、補正回路には、ボリシリコン抵抗であ る第1の抵抗とその抵抗に接続された第1のnMOSト ランジスタを含んでいる。

【0025】ととで、第1の抵抗の一端が第1の電源供給ラインに、第1の抵抗の他端と第1のnMOSトランジスタのドレインとの接続点が第3の電源供給ラインに、第1のnMOSトランジスタのソースが接地接続されるように構成しても良い。

26 【0026】或は、第2のnMOSトランジスタと、そのトランジスタのソースと接地との間に接続される第2の抵抗とで構成されるソースフォロワ回路をさらに有し、第2のnMOSトランジスタのドレインが第1の電源供給ラインに、第1の抵抗の他端と第1のnMOSトランジスタのドレインとの接続点が第2のnMOSトランジスタのゲートに、第2のnMOSトランジスタのソースと第3の抵抗との接続点が第2の電源供給ラインに接続されるように構成しても良い。

【① ①27】なお、駆動回路はCMOSプロセスで形成 30 される回路でも良いし、或は、nMOSプロセスによっ て形成される回路であっても良い。

【① 028】との記録ヘッドは、インクを吐出して記録を行うインクジェット記録ヘッドであっても良いし、熱エネルギーを利用してインクを吐出する記録ヘッドであって、インクに与える熱エネルギーを発生するための熱エネルギー変換体を備えていても良い。

[0029]また他の発明によれば、上記模成の記録へっドを用いた記録装置を備える。

[0030]

6 【発明の実施の形態】以下添付図面を参照して本発明の 好適な実施形態について詳細に説明する。

【0031】<装置本体の概略説明>図1は、本発明の代表的な実施の形態であるインクジェットプリンターJRAの構成の概要を示す外観料視図である。図1において、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5009~5011を介して回転するリードスクリェー5005の螺旋滞5004に対して係合するキャリッジ目ではピン(不図示)を有し、ガイドレール5003に支持されて矢印8、b方向を往復移動する。キャリージョのには、自244、エド・1日とフンカセンをエア

-/

とを内蔵した一体型イングジェットカートリッジIJC が落載されている。5002は紙押え板であり、キャリ ッジHCの移動方向に互って記録用紙Pをプラテン50 00に対して押圧する。5007、5008はフォトカ プラで、キャリッジのレバー5006のこの域での存在 を確認して、モータ5013の回転方向切り換え等を行 うためのホームボジション検知器である。5016は記 緑ヘッド!JHの前面をキャップするキャップ部付50 22を支持する部材で、5015はこのキャップ内を吸 引する吸引器で、キャップ内関口5023を介して記録 10 ヘッドの吸引回復を行う。5017はクリーニングプレ ードで、5019はこのブレードを前後方向に移動可能 にする部材であり、本体支持板5018にこれらが支持 されている。ブレードは、この形態でなく周知のクリー エングプレードが本例に適用できることは言うまでもな い。又、5021は、吸引回復の吸引を開始するための レバーで、キャリッジと係合するカム5020の移動に 伴って移動し、駆動モータからの駆動力がクラッチ切り 換え等の公知の任達機構で移動制御される。

7

【0032】 これらのキャッピング、クリーニング、吸 20 引回復は、キャリッジがホームボジション側の領域に来た時にリードスクリュー5005の作用によってそれらの対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の動作を行うようにすれば、本例にはいずれも適用できる。

【0033】<副御權成の説明>次に、上述した銭置の 記録副御を実行するための副御構成について説明する。 【0034】図2はインクジェットプリンタ!JRAの 制御回路の模成を示すプロック図である。制御回路を示 す同図において、1700は記録信号を入力するインタ フェース、1701はMPU、1702はMPU170 1が実行する制御プログラムを格納するROM. 170 3は各種データ(上記記録信号や記録ヘッド!JHに供 給される記録データ等)を保存しておくDRAMであ る。1704は記録ヘッド【J目に対する記録データの 供給副御を行うゲートアレイ(G.A.)であり、イン タフェース1700、MPU1701、RAM1703 間のデータ転送副御も行う。1710は記録ヘッド!J 目を搬送するためのキャリアモータ、1709は記録紙 鐵送のための搬送モータである。1705は記録ヘッド ⅰJHを駆動するヘッドドライバ、1706,1707 はそれぞれ鍛送モータ1709、キャリアモータ171 ()を駆動するためのモータドライバである。

【① 035】上記制御模成の動作を説明すると、インタフェース1700に記録信号が入るとゲートアレイ1704とMPU1701との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、ヘッドドライバ1705に送われた記録データに従って記録ヘッド【】日本経過され、記録のはなれる。

【① 036】図3は記録ヘッド!JHの駆動回路の構成を示す回路図である。なお、図3において、従来例の図6や図8で示した記録ヘッドの構成要素と同じ要素には同じ参照番号を付し、その説明は省略し、ここでは、この実施形態に特徴的な要素についてのみ説明する。

【0037】図3において、111はスイッチ409からのデジタル信号の電圧振幅を更に高い電圧振幅に変換し、パワートランジスタ502のゲートに供給する電圧変換部、116は電圧変換部111の電源ラインである。そして、電圧変換部111は、抵抗112にドレインが接続されたnMOSトランジスタ113、CMOSインバータを構成するpMOSトランジスタ114とnMOSトランジスタ115で構成されている。

【0038】また、117は電圧変換部111に所望の 電圧を印加するための領正回路である。領正回路117 は、ポリシリコン抵抗118、nMOSトランジスタ1 19.nMOSトランジスタ119の動作時のON抵抗 を決定する入力端子120で構成されている。なお、ポリシリコン抵抗118、nMOSトランジスタ119及 びパワートランジスタ502のポリシリコンのゲート電 極は、同一製造工程で形成される。

【0039】また、ジフトレジスタ404に格納される 画像データビット数とパワートランジスタ502の数と ヒータ401の数とは同じである。

【① ① 4 ① 】以上の構成の記録ヘッド 【 】目は、図7 に示したタイミングチャートに従って、図6 に示した従来の記録ヘッドと同様の動作が行なわれる。

【0041】即ち、転送クロックの立上りのタイミング に同期して、各ヒータ401をON/OFFさせるため の画像データ (DATA) が画像データ入力端子106 から入力される。ここで、シフトレジスタ404に格納 される画像データのビット数とヒータ401及び電流駆 助用のパワートランジスタ502との数は同じであるから、ヒータ401の数の分だけ転送クロック (CLK)のパルスを入力して画像データ (DATA)をシフトレジスタ404に転送した後、ラッチ信号入力端子408 にラッチ信号を与えて各ヒータに対応した画像データをラッチ回路403に保持する。

3 【0042】その後に、スイッチ409をONすれば画像データに応じたLow/Hiの信号がラッチ回路40 3から出力され、この出力電圧がスイッチ409を介して電圧変換部111のnMOSトランジスタ113のゲートに印加される。

【0043】ことで、ラッチ回路403の出力が"Low"である時を考える。との時、nMOSトランジスタ113はOFF状態となるため、抵抗112を介して電源116の電圧がそのままpMOSトランジスタ114とnMOSトランジスタ115で構成されるCMOSインバーなのドートに供給される。 オスト CMOCノン

11/3/2006

バータの出力は"Low"となるため、電圧としては 10 V がパワートランジスタ502のゲートに供給される。即ち、ラッチ回路403の出力が「Low (回像データ無し或は画像信号の値が「0") つの場合には、パワートランジスタ502のゲート電圧は「0 V"となってヒータ401には電流が流れず、インク吐出による記録は行われない。

【0044】次にラッチ回路403の出力が「Hi"のときを考える。シフトレジスタ404及びラッチ回路403は運席、CMOSゲートによって構成され、外部か 19 ちの転送クロック(CLK)や画像信号(DATA)、ラッチタイミング(LT)などの信号は全て、0V/5 Vの信号振幅を有しているため、ラッチ回路403に係わる電源電圧は5 Vである場合が多い。従って、ラッチ回路403の出力が「Hi"の時にはその信号電圧は5 Vとなる。この5 Vの電圧がスイッチ409を介して nMOSトランジスタ113のゲートに印加される。これによって、nMOSトランジスタ113はON状態となるため、抵抗112を介して電流が流れる。

【0045】とのとき、抵抗112の値をnMOSトラ 20 ンジスタ113のON抵抗より十分高い値に設定してお けば、CMOSインバータのゲートには、限りなく0V に近い電圧が印加されCMOSインバータの出力は「日 」 となる。従って、CMOSインバータの出力電圧 レベルには、電源ライン116の電圧値がそのまま表 れ、パワートランジスタ502のゲートに供給されることになる。

【0046】即ち、ラッチ回路103の出力が"H1"の場合には、パワートランジスタ502のゲートには、電源ライン116の電圧が印加されてパワートランジス 30 タ502はON状態となり、その結果、ヒータ401に電流が流れてインクが加熱されインク液滴が吐出して記録が行われる。このように、パワートランジスタ102のゲート電極に印加される電圧は、電源ライン116の電圧となる。この電圧は、補正回路117で生成される

【0047】さて、記録ヘッドの製造プロセスにおいて、補正回路117を模成しているポリシリコン抵抗118及びnMOSトランジスタ119のポリシリコン電極をヒータ401に電流を流すパワートランジスタであ 40るnMOSトランジスタ502のポリシリコンゲート電極と同時に形成し、また、その電極サイズを以下に述べるように設計しているため、結正回路117は、パワートランジスタ502の駆動力の変化によるインク吐出状態の変化を抑制する回路として動作する。

【0048】即ち、従来例で説明したようにアライナとしてMPAを用いた場合。 nMOSトランジスタのゲート長(L)についてはその設計値に対して最大±0.5ないし±1.0μmのプロセスバラツキが生じる。このプロセスバニッキは、 数半条件を エニエンド条件に

依存し、製造ロット相互の間やウエハ相互の間で大きく変動する。一方、同一ウエハ内でのバラッキについて見ると、設計値に対しては、上述のようなずれが生じるが、ウエハ内での相対的なバラッキは比較的少ない。つまり、ウエハ間のある部分のポリシリコン幅が、設計値に対して1μm細くなっていた場合、ほかの部分のポリシリコン幅も同様に1μm程度細くなっていると考えられる。

【0.04.9】とこで、パワートランジスタ5.02.0ポリンリコンのゲート長(L)の設計値が $4.\mu$ mであり、これがプロセスバラツキにより、 $3.\mu$ mに変化した場合を考える。

【0050】との場合、式(1)から分かるように、MOSトランジスタの駆動力は4/3倍に増加するため、ヒータ401から生じるエネルギーは設計値より大きくなり、インクのとけつきが発生したり、ヒータの寿命が低下するという問題が生じる。

【0051】とのとき、補正回路 117のボリシリコン抵抗 118の帽を 4μ m、nMOSトランジスタ 119のゲート長(し)を 4μ mと設計し、また、パワートランジスタ 502と、nMOSトランジスタ 119のボリシリコンゲートの向きと、ボリシリコン抵抗 118の向きとが同じ方向に製造されるようにしておけば、これらの値も同様に同一ウェハ内では 3μ mへと変化すると考えられる。

【0052】いま、電源ライン405の電圧を24V、電源ライン116の電圧が16Vとなるように、つまり、ポリシリコン抵抗118と、nMOSトランジスタ119のON抵抗との比が1:2となるように設計されている場合について説明する。

【0.053】ボリシリコン抵抗1.18の幅はパワートランジスタ5.02のゲート長(L)と同様に $4.\mu$ mから $3.\mu$ mへ変化するため、ボリシリコン抵抗1.18の抵抗値は1.33倍に増加する。一方、結正回路1.17の1.180 の 1.180 の

【①054】との選圧が、既に説明したように、パワートランジスタ502のゲート電極に印削される。ゲート 選圧(VC)とドレイン電流(IDS)の間には、式 (1)に示した関係があるため、ゲート選圧(VC)が 16Vから12.5Vへ変化することにより、ドレイン 電流(IDS)は約0.75倍になる。従って、パワート ランジスタ502のゲート長が変化することにより、M OSトランジスタの駆動力は約1.33倍に増削するも のの、一方ゲート選圧(VC)の変化によるMOSトランジスタの駆動力の変化は約0.75倍となる。従っ エークはで目21MAOSにコンジスタの節動力の変化は

約0.998倍となり、ほとんど変化しないことが分かる。

【0055】このようにパワートランジスタ502のゲート長が設計値より小さくなるとMOSトランジスタの駆動力を向上させるように作用するが、箱正回路117の動作によりそのトランジスタのゲート電極に印刷する電圧が低下するためMOSトランジスタの駆動力を抑制するように作用する。逆に、パワートランジスタ502のゲート長が設計値より大きくなるとMOSトランジスタの駆動力を低下させるように作用するが、そのトラン 10ジスタのゲート電極に印刷される電圧が増加するため、MOSトランジスタの駆動力の低下が抑制される。

【0056】以上説明したように本実施形態に従えば、MOSトランジスタの駆動力が製造工程によるバラツキによって変励しても、補正回路117かその変励を結償するように動作してMOSトランジスタの駆動力を制御するので、その変動により生じるインク吐出動作への影響を最小にすることができる。これによって、記録へッドの回路を構成するパワートランジスタ特性のばらつきによるインク吐出の変勁を抑え、より安定したインク20吐出動作を実現し、より高品位な画像記録を行うことができる。

【0057】さらに、ヒータに高負荷がかかることもなくなるので、記録ヘッドの寿命の延長にも貢献する。 【0058】なお、以上の例では、パワートランジスタ502のゲート長と、ポリシリコン抵抗118の幅と、nMOSトランジスタ119のゲート長の設計値が同じ場合について説明した。実際の記録ヘッドの製造工程では、このように設計した場合のMOSトランジスタの駆動力の補正が最も良くなされるが、本発明はこれによって限定されるものでなく、これらの値が必ずしも同一設計値である必要はないことは言うまでもない。

【0059】また、以上の例では、レベルシフト回路! 17がポリシリコン抵抗及びMOSトランジスタで構成されている場合について述べたが、本発明はこれによって限定されるものではない。どちらか1つの素子を用い、例えば、パワートランジスタのゲート長とほぼ同じ幅をもつポリシリコン抵抗と、プロセスバラツキが影響を与えないような充分太いポリシリコン抵抗の組み合わせなどで領正回路を構成しても良い。

【0060】さらに、以上の例では、電圧変換部111はCMOSプロセスで形成される回路構成であるとしているが本発明はこれによって限定されるものではない。例えば、図4に示すように、電圧変換部111をnMOSトランジスタのみで構成するようにしても良い。図4において、312は抵抗、313~315はnMOSトランジスタである。

【①①61】このように、電圧変換部111をnMOSトランジスタのみで構成し、また、シフトレジスタ、ラー・エエのSAMERINA、MOCトニンジスタのエア学のサ

れば、記録ペッドの回路をnMOSプロセスで製造する ことが可能となり、消費電力はCMOS回路に比べて大 きくなるが、製造コストは籐価となるという利点があ

[0062]

(7)

【他の実施形態】前述の実施形態では、インクを吐出させる際、nMOSトランジスタ113がON状態となり、電源ライン116からGNDに電流が流れる。このとき、電源ライン116の電圧変化が大きくならないようにするため抵抗118の抵抗値及びnMOSトランジスタ119のON抵抗の値を抵抗112の抵抗値と比べて充分小さくしなければならない。このようにすると、電源ライン405からGNDに抵抗118及びMOSトランジスタ119を通って大きな責通電流が発生し、こで電力が消費される。

【0063】本実施形態ではこのような電力消費を削減するために、レベルシフト回路117と電源ライン116との間にバッファ201を設け、記録ヘッドの回路を図5に示すように構成する。図5において、201は入出力インピーダンスを変換するソースフォロウバッファであり、202はnMOSトランジスタ、203は抵抗である。図5に示す回路構成から分かるように、ソースフォロウバッファ201以外の回路の基本的な動作は、図3に示す回路と同様である。

【0064】このような回路構成により、ヒータ401を駆動するためには電源ライン116にはnMOSトランジスタ202のドレイン電流が流れれば良い。一方、この電流はnMOSトランジスタ202のゲート電圧によって制御される。従って、領正回路117から出力され、nMOSトランジスタ202のゲートに印刷される電圧のみが重要となり、補正回路117の電流供給能力は小さくとも良い。よって、抵抗118の抵抗値及びMOSトランジスタ119のON抵抗の値を大きくすることが可能となる。従って、電源ライン405からGNDに抵抗118及びMOSトランジスタ119を通って流れる電流は小さなものとなり、消費電力を抑えることができる。

【0065】との実施形態では、緯正回路117の出力がバッファ201に入力され、それに応じたバッファ出 力がnMOSトランジスタ202のドレインソース間等流として出る際、nMOSトランジスタ202の関値等圧(VTH)分だけ電圧降下が発生するが、基本的な動作は前途の実施形態と同様である。

【0066】従ってこの実施形態に従えば、余分な電力 消費が少なくなり、消費電力を一層削減することができる。

【①①67】以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段(例えば電台が取得ける)、一番半年)を使る。前記録エネルギ

http://www4.ipdl.ncipi.go.jp/tjcontenttrns.ipdl?N0000=21&N0400=image/gif&N0401=/NSAPITMP/...

(8)

20

ーによりインクの状態変化を生起させる方式を用いるこ とにより記録の高密度化、高精細化が達成できる。

【0068】その代表的な構成や原理については、例え は、米国特許第4723129号明細書、同第4740 796号明細書に関示されている基本的な原理を用いて 行うものが好ましい。この方式はいわゆるオンデマンド 型。コンティニュアス型のいずれにも適用可能である。 が、特に、オンデマンド型の場合には、液体(インク) が保持されているシートや液路に対応して配置されてい る電気熱変換体に、記録情報に対応していて膜游泳を越 10 える急速な温度上昇を与える少なくとも1つの駆動信号 を印加することによって、電気熱変換体に熱エネルギー を発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさ せて、結果的にこの駆動信号に1対1で対応した液体 (インク)内の気泡を形成できるので有効である。この 気泡の成長、収縮により吐出用関口を介して液体(イン ク)を吐出させて、少なくとも1つの滴を形成する。こ の駆動信号をバルス形状をすると、即時適切に気泡の成 長収縮が行われるので、特に応答性に優れた液体(イン ク)の吐出が達成でき、より好ましい。

【①069】とのパルス形状の駆動信号としては、米国 特許第4.4.63359号明細書、同第4345262号 明細書に記載されているようなものが適している。な お、上記熱作用面の温度上昇率に関する発明の米国特許 第4313124号明細書に記載されている条件を採用 すると、さらに優れた記録を行うことができる。

【0070】記録ヘッドの構成としては、上述の各明細 書に開示されているような吐出口、液路、電気熱変換体 の組み合わせ構成(直線状液流路または直角液流路)の 他に熱作用面が屈曲する領域に配置されている構成を関 示する米国特許第4558333号明細書、米国特許第 4.4.5.9.6.(1) 号明細書を用いた構成も本発明に含まれ るものである。加えて、複数の電気熱変換体に対して、 共通するスロットを電気熱変換体の吐出部とする構成を 関示する特関昭59-123670号公報や熱エネルギ **ーの圧力波を吸収する関口を吐出部に対応させる構成を** 開示する特別昭59-138461号公報に基づいた機 成としても良い。

【①①71】さらに、記録装置が記録できる最大記録媒 体の幅に対応した長さを有するフルラインタイプの記録 ヘッドとしては、上述した明細書に開示されているよう な複数記録ヘッドの組み合わせによってその長さを満た す構成や、一体的に形成された1個の記録ヘッドとして の構成のいずれでもよい。

【0072】加えて、上記の実施形態で説明した記録へ ッド自体に一体的にインクタンクが設けられたカートリ ッジタイプの記録ヘッドのみならず、装置本体に装着さ れることで、装置本体との電気的な接続や装置本体から のインクの供給が可能になる交換自在のチップタイプの 封绉ス…じた用いずん レハ

【0073】また、以上説明した記録装置の構成に、記 録へっドに対する回復手段、予備的な手段等を付加する ことは記録動作を一層安定にできるので好ましいもので ある。これらを具体的に挙げれば、記録ヘッドに対して のキャッピング手段、クリーニング手段、加圧あるいは 吸引手段、電気熱変換体あるいはこれとは別の加熱素子 あるいはこれらの組み合わせによる予備加熱手段などが ある。また、記録とは別の吐出を行う予値吐出モードを 備えることも安定した記録を行うために有効である。

【りり74】さらに、記録装置の記録モードとしては黒 色等の主流色のみの記録モードだけではなく、記録ヘッ ドを一体的に構成するか複数個の組み合わせによってで も良いが、異なる色の複色カラー、または複色によるフ ルカラーの少なくとも1つを備えた装置とすることもで きる.

【0075】以上説明した実施の形態においては、イン クが液体であることを前提として説明しているが、 室温 やそれ以下で固化するインクであっても、空温で軟化も しくは液化するものを用いても良く、あるいはインクジ ェット方式ではインク自体を30°C以上70°C以下 の範囲内で温度調整を行ってインクの結婚を安定吐出範 囲にあるように温度制御するものが一般的であるから、 使用記録信号付与時にインクが液状をなずものであれば

【0076】顔えて、蒲極的に熱エネルギーによる昇温 をインクの固形状態から液体状態への状態変化のエネル ギーとして使用せしめることで積極的に防止するため、 またはインクの蒸発を防止するため、放置状態で固化し 加熱によって液化するインクを用いても良い。いずれに しても熱エネルギーの記録信号に応じた付与によってイ ンクが液化し、液状インクが吐出されるものや、記録媒 体に到達する時点では既に固化し始めるもの等のよう な。熱エネルギーの付与によって初めて液化する性質の インクを使用する場合も本発明は適用可能である。この ような場合イングは、特開昭54-56847号公報あ るいは特開昭60-71260号公報に記載されるよう な。多孔質シート凹部または貫通孔に液状または固形物 として保持された状態で、電気熱変換体に対して対向す るような形態としてもよい。本発明においては、上述し た各インクに対して最も有効なものは、上述した膜沸騰 方式を実行するものである。

【0077】さらに加えて、本発明に係る記録装置の形 **懲としては、コンピュータ等の情報処理機器の画像出力** 端末として一体または別体に設けられるものの他。リー ダ等と組み合わせた復写装置、さらには送受信機能を有 するファクシミリ装置の形態を取るものであっても良 Ļ,

【0078】なお、本発明は、複数の機器(例えばホス トコンピュータ、インタフェイス機器、リーダ、プリン たかがい 私と経出されていつぶりに海田しせん

(9)

特開平10-138484

16

機器からなる装置 (例えば、復写機、ファクシミリ装置 など) に適用してもよい。

[0079]

【発明の効果】以上説明したように本発明によれば、ヒータを駆動するMOSトランジスタの特性が例えば半導体製造プロセスによって変動しても、補正回路によってその特性のばらつきを論正するので、記録ヘッドが安定して動作し、これによって高品位な画像記録を行うことができるという効果がある。

[0080]

【図面の簡単な説明】

【図1】本発明の代表的な実施の形態であるインクジェットプリンタ I J R A の構成の概要を示す外観斜視図である。

【図2】インクジェットプリンタ!JRAの制御回路の 構成を示すプロック図である。

【図3】記録ヘッド!JHの駆動回路の構成を示す回路 図である。

【図4】図3に示す回路をnMOSプロセスで構成する 場合の回路図である。 *【図5】別の実施形態に従う記録ヘッド!JHの駆動回 路の構成を示す回路図である。

【図6】インクジェット方式に従う従来の記録ヘッドの 回路構成を示す図である。

【図7】図6に示した記録ヘッドの駆動回路を駆動する 為の各種信号のタイミングチャートである。

【図8】図6に示す記録ヘッドのパワートランジスタに nMOSFETを用いた従来の例を示すブロック図であ ス

19 【図9】n MOSトランジスタのVDS-!DS特性を示す 図である。

【符号の説明】

111、311.511 電圧変換部

117 精正回路

201 ソースフォロワバッファ

401 ヒータ

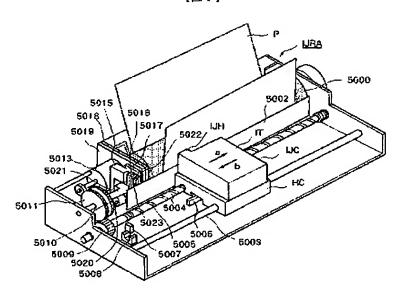
402 NPNトランジスタ

4 () 3 ラッチ回路

404 シフトレジスタ

*20 502 nMOSトランジスタ

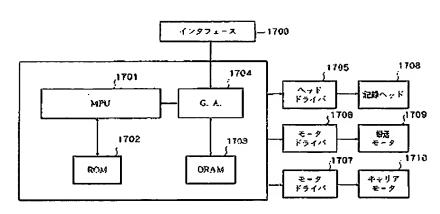
[201]



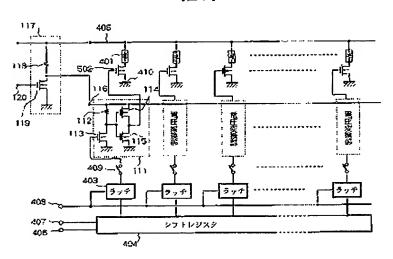
(10)

特関平10-138484

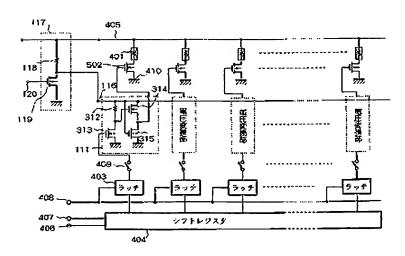




[図3]



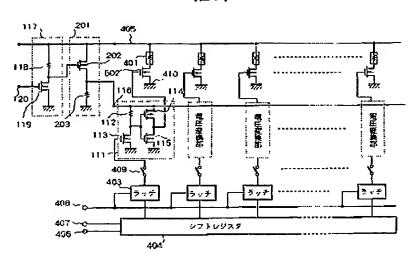
[図4]



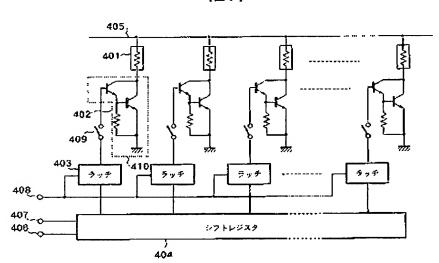
(11)

特関平10-138484

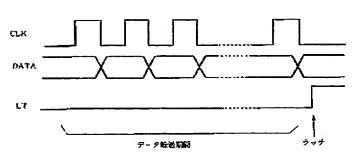




[図6]



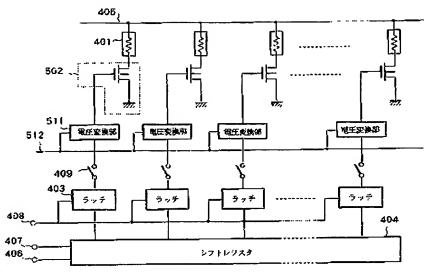
[図7]



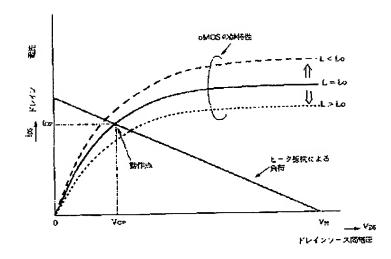
(12)

特闘平10-138484





[図9]



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

BADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.